

Halloween / Meisenantworten



TECHNISCHE
UNIVERSITÄT
DARMSTADT



Später ... bin in
Kommissionen
gefangen



Karnaugh Diagramme (*Karnaugh maps*)

- Boole'sche Ausdrücke können durch Zusammenfassen **minimiert** werden
- Karnaugh-Diagramme stellen Zusammenhänge **graphisch** dar
 - Bilden **Ausgangspunkt** für eine Minimierung
- Idee: $PA + \overline{PA} = P$

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

Y C	AB			
	00	01	11	10
0	1	0	0	0
1	1	0	0	0

Y C	AB			
	00	01	11	10
0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
1	$\bar{A}\bar{B}C$	$\bar{A}BC$	ABC	$A\bar{B}C$

Minimierung mit Karnaugh Diagrammen

- Markiere 1en in **benachbarten** Plätzen und bilde **viereckigen** Bereich
 - Jeder Platz steht für einen Minterm
- Lasse markierte Literale
 - ... die im Bereich normal **und** als Komplement auftauchen, im Produkt **weg**

A	B	C	Y
0	0	0	1
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	0

		AB			
C	Y	00	01	11	10
	0	1	0	0	0
1	1	1	0	0	0

$$Y = \overline{\overline{A}}\overline{\overline{B}}\overline{\overline{C}} + \overline{\overline{A}}\overline{\overline{B}}\overline{\overline{C}} = \overline{\overline{A}}\overline{\overline{B}}$$

Karnaugh Diagram mit drei Eingängen

Y C \ AB		00	01	11	10
		0	1	1	0
C	0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
	1	$\bar{A}\bar{B}C$	$\bar{A}BC$	ABC	$A\bar{B}C$

Truth Table

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

K-Map

Y C \ AB		00	01	11	10
		0	1	1	0
C	0				
	1				

Karnaugh Diagramm mit drei Eingängen

Y C	AB			
	00	01	11	10
0	$\bar{A}\bar{B}\bar{C}$	$\bar{A}B\bar{C}$	$AB\bar{C}$	$A\bar{B}\bar{C}$
1	$\bar{A}\bar{B}C$	$\bar{A}BC$	ABC	$A\bar{B}C$

Truth Table

A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	0

K-Map

Y C	AB			
	00	01	11	10
0	0	1	1	0
1	0	1	0	0

$$Y = \bar{A}B + B\bar{C}$$

Karnaugh Diagramme: Definitionen

- Komplement: Variable mit Balken (invertierter Wert)

$\bar{A}, \bar{B}, \bar{C}$

- Literal: Variable oder ihr Komplement

$A, \bar{A}, B, \bar{B}, C, \bar{C}$

- Implikant: Produkt (UND) von Literalen

$ABC, A\bar{C}, \bar{B}C$

- **Primimplikant**

- Implikant der **größten zusammenhängenden viereckigen** Fläche im Karnaugh-Diagramm

Minimierungsregeln für Karnaugh-Diagramme

- Jede 1 in einem K-Diagramm muss **mindestens** einmal markiert werden
 - Ist damit **Bestandteil** eines oder mehrerer viereckiger Bereiche
- Jeder viereckige Bereich hat als **Seitenlänge** eine Zweierpotenz an Flächen
 - 1,2,4,8,16,... Flächen Seitenlänge
 - Beide Seiten dürfen aber **unterschiedlich** lang sein
- Jeder Bereich muss so **groß** wie möglich sein (Primimplikant)
- Ein Bereich darf um die **Ränder** des K-Diagrammes herum reichen
- Ein “don't care” (X) **darf** markiert werden, wenn es die Fläche **größer** macht
- Ziel: Möglichst **wenige** Primimplikanten zur **Abdeckung** aller 1en

Karnaugh-Diagramm mit vier Eingängen

<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>Y</i>
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

<i>Y</i>		<i>AB</i>			
<i>CD</i>		00	01	11	10
	00				
01					
11					
10					

Karnaugh-Diagramm mit vier Eingängen

<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>Y</i>
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Y		AB			
CD		00	01	11	10
00		1	0	0	1
01		0	1	0	1
11		1	1	0	0
10		1	1	0	1

Karnaugh-Diagramm mit vier Eingängen

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	1
1	0	1	1	0
1	1	0	0	0
1	1	0	1	0
1	1	1	0	0
1	1	1	1	0

Y		AB			
CD		00	01	11	10
		1	0	0	1
01		0	1	0	1
11		1	1	0	0
10		1	1	0	1

$$Y = \bar{A}\bar{C} + \bar{A}BD + A\bar{B}\bar{C} + \bar{B}\bar{D}$$

Karnaugh-Diagramm mit “don’ t cares”

<i>A</i>	<i>B</i>	<i>C</i>	<i>D</i>	<i>Y</i>
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

<i>Y</i> <i>CD</i>	<i>AB</i>			
	00	01	11	10
00				
01				
11				
10				

Karnaugh-Diagramm mit “don’t cares”



TECHNISCHE
UNIVERSITÄT
DARMSTADT

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

		AB			
		00	01	11	10
Y CD	00	1	0	X	1
	01	0	X	X	1
	11	1	1	X	X
	10	1	1	X	X



Karnaugh-Diagramm mit “don’t cares”

A	B	C	D	Y
0	0	0	0	1
0	0	0	1	0
0	0	1	0	1
0	0	1	1	1
0	1	0	0	0
0	1	0	1	X
0	1	1	0	1
0	1	1	1	1
1	0	0	0	1
1	0	0	1	1
1	0	1	0	X
1	0	1	1	X
1	1	0	0	X
1	1	0	1	X
1	1	1	0	X
1	1	1	1	X

Y CD \ AB	AB			
	00	01	11	10
00	1	0	X	1
01	0	X	X	1
11	1	1	X	X
10	1	1	X	X

$$Y = A + \overline{B}\overline{D} + C$$

Kombinatorische Grundelemente

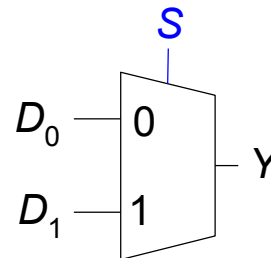


- Multiplexer
- Dekodierer (*Decoders*)



Multiplexer (Mux)

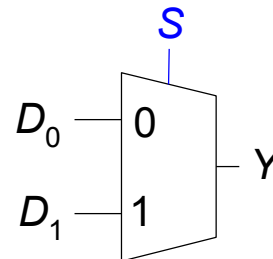
- Wählt einen von N Eingängen aus und verbindet ihn auf den Ausgang
- $\log_2 N$ -bit Selektor-Eingang (*select input*), Steuereingang
- Beispiel: 2:1 Mux



S	D_1	D_0	Y
0	0	0	
0	0	1	
0	1	0	
0	1	1	
1	0	0	
1	0	1	
1	1	0	
1	1	1	

Multiplexer (Mux)

- Wählt einen von N Eingängen aus und verbindet ihn auf den Ausgang
- $\log_2 N$ -bit Selektor-Eingang (*select input*), Steuereingang
- Beispiel: 2:1 Mux



S	D_1	D_0	Y	S	Y
0	0	0	0	0	D_0
0	0	1	1	1	D_1
0	1	0	0		
0	1	1	1		
1	0	0	0		
1	0	1	0		
1	1	0	1		
1	1	1	1		

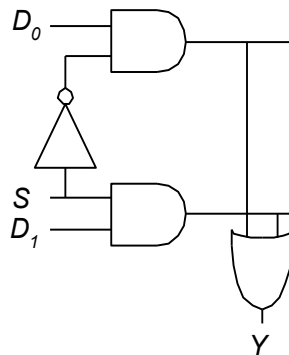
Implementierung von Multiplexern

- Aus Logikgattern

- Disjunktive Normal Form (SOP)

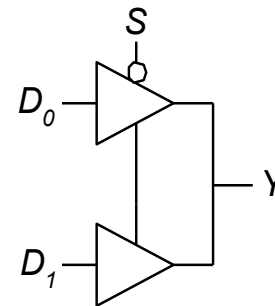
Y S	$D_0 D_1$			
	00	01	11	10
0	0	0	1	1
1	0	1	1	0

$$Y = D_0 \bar{S} + D_1 S$$



- Aus Tristate-Buffern

- Benutze N Tristates für N -Eingangs-Mux
- Schalte zu jeder Zeit genau einen Tristate-Buffer durch, Rest ist Z

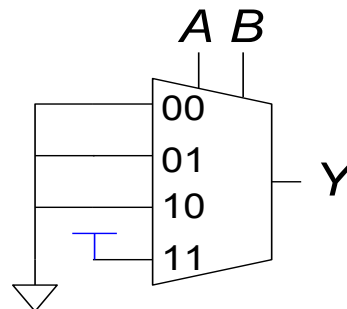


Logikfunktionen aufgebaut aus Multiplexern

- Verwende Mux als Wertetabelle (look-up table)

<i>A</i>	<i>B</i>	<i>Y</i>
0	0	0
0	1	0
1	0	0
1	1	1

$$Y = AB$$



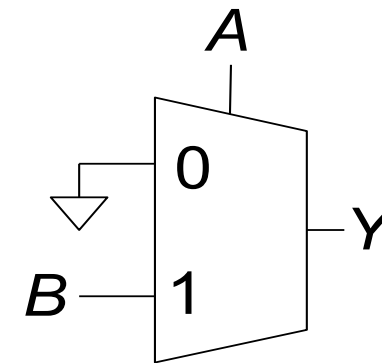
Logikfunktionen aufgebaut aus Multiplexern

- Reduziere Größe des Multiplexers

$$Y = AB$$

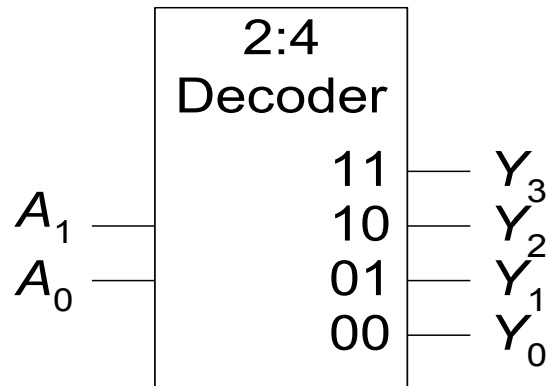
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

A	Y
0	0
1	B



Dekodierer (*Decoder*)

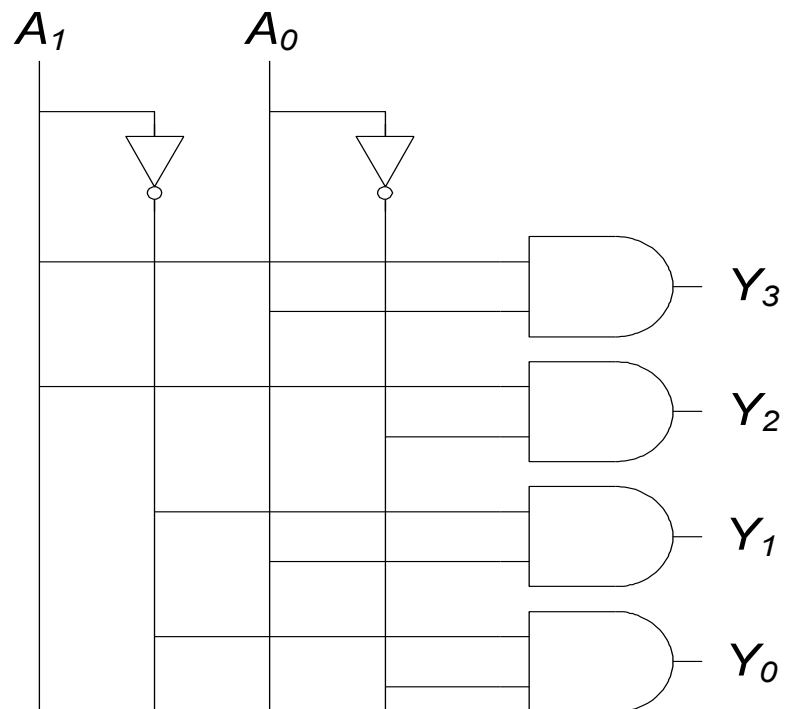
- N Eingänge, 2^N Ausgänge
- Ausgänge sind “one-hot”: Zu jedem Zeitpunkt ist **genau ein** Ausgang 1



A_1	A_0	Y_3	Y_2	Y_1	Y_0
0	0	0	0	0	1
0	1	0	0	1	0
1	0	0	1	0	0
1	1	1	0	0	0

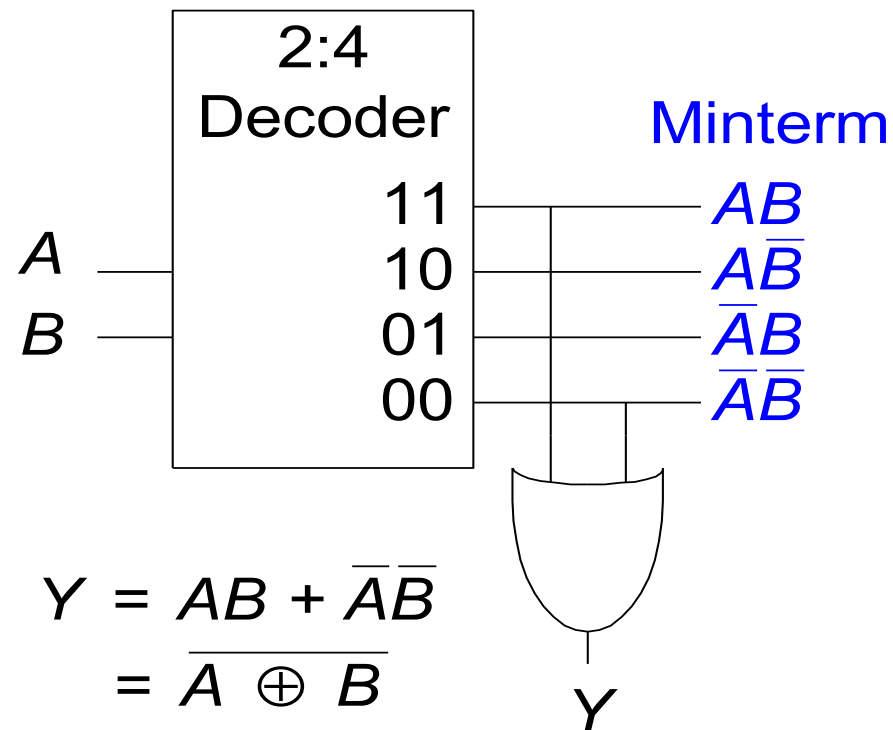
LEHRE WIKI
TEST IN
ZWEI
FOLIEN

Implementierung von Dekodierern



Logik aufgebaut aus Dekodierern

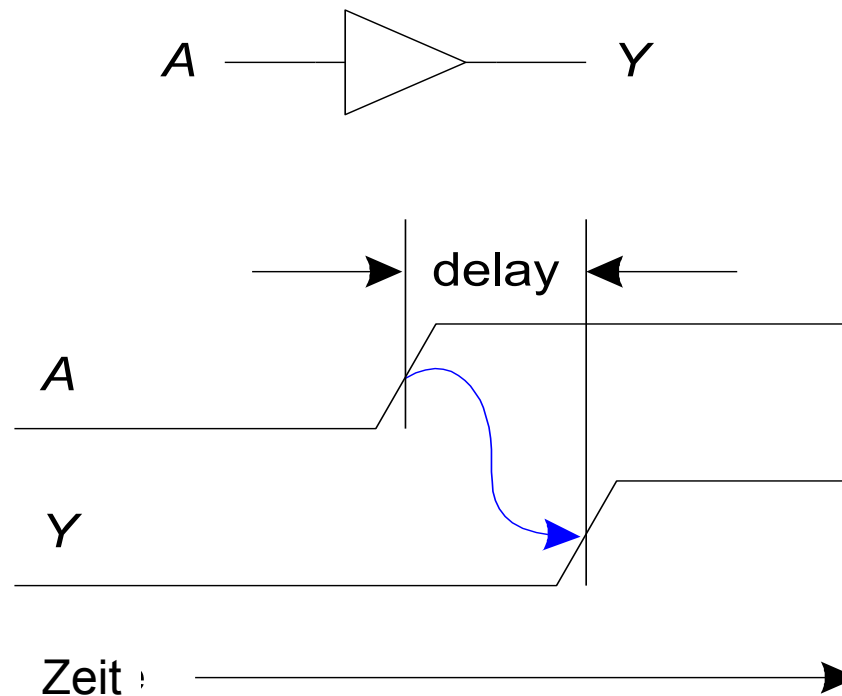
- Verknüpfe **Minterme** mit ODER



- Bitte jetzt auf LEHRE WIKI eine Frage beantworten!

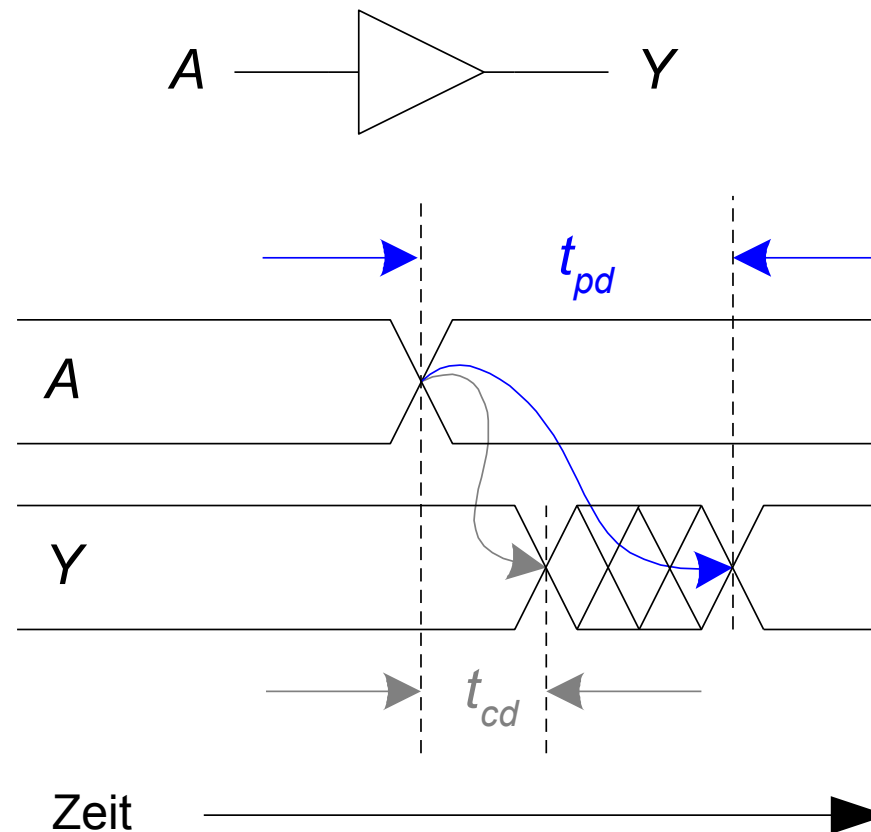
Zeitverhalten (*Timing*)

- **Verzögerung** (*delay*) zwischen Änderung am Eingang bis zur Änderung des Ausgangs
- Wie können **schnelle** Schaltungen aufgebaut werden?



Ausbreitungs- und Kontaminationsverzögerung (*propagation*) (*contamination delay*)

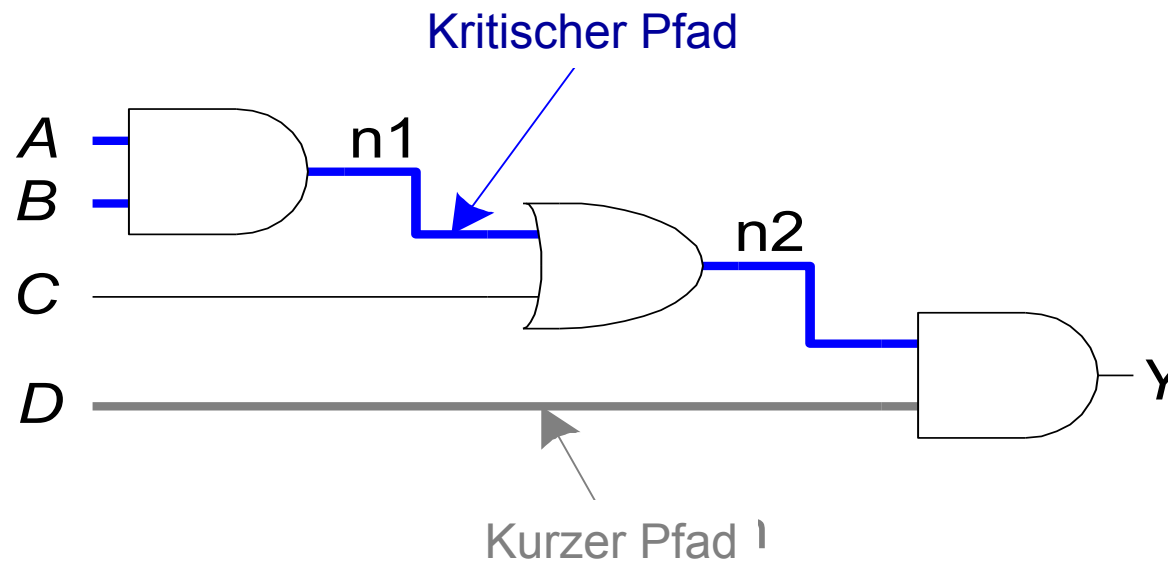
- Ausbreitungsverzögerung: t_{pd} = max. Zeit vom Eingang zum Ausgang
- Kontaminationsverzögerung: t_{cd} = min. Zeit vom Eingang zum Ausgang



Ausbreitungs- und Kontaminationsverzögerung

- Ursachen für **Verzögerung**
 - Kapazitäten und Induktivitäten Transistoren in der Schaltung
 - Lichtgeschwindigkeit als maximale Ausbreitungsgeschwindigkeit
- Warum können t_{pd} und t_{cd} **unterschiedlich** sein?
 - Unterschiedliche Verzögerungen für steigende und fallende **Flanken**
 - **Mehrere** Ein- und Ausgänge
 - Mit unterschiedlich langen Verzögerungen
 - Schaltungen werden
 - ... **langsamer** bei Erwärmung
 - ... **schneller** bei Abkühlung

Kritische (lange) und kurze Pfade



Kritischer (langer) Pfad: $t_{pd} = 2t_{pd_AND} + t_{pd_OR}$

Kurzer Pfad: $t_{cd} = t_{cd_AND}$

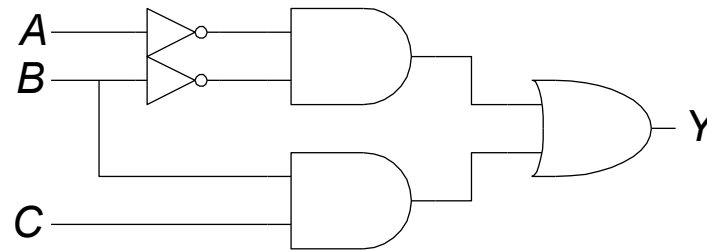
Störimpulse (*glitches*)

■ Störimpulse

- Eine Änderung eines Eingangs verursacht **mehrere** Änderungen des Ausgangs
- Können durch geeignete Entwurfsdisziplin **entschärft** werden
 - Können noch auftreten, richten aber **keinen Schaden** an
 - **Synchroner** Entwurf, kommt noch ...
 - Kann **Ausnahmen** geben
- Sollten aber im Vorfeld **erkannt** werden
 - Sichtbar im Timing-Diagramm

Beispiel für Störimpulse

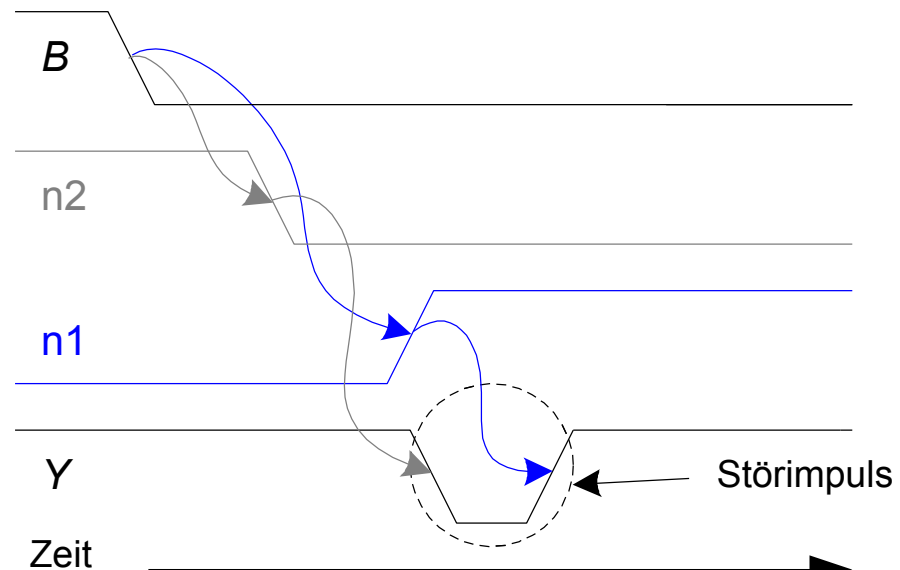
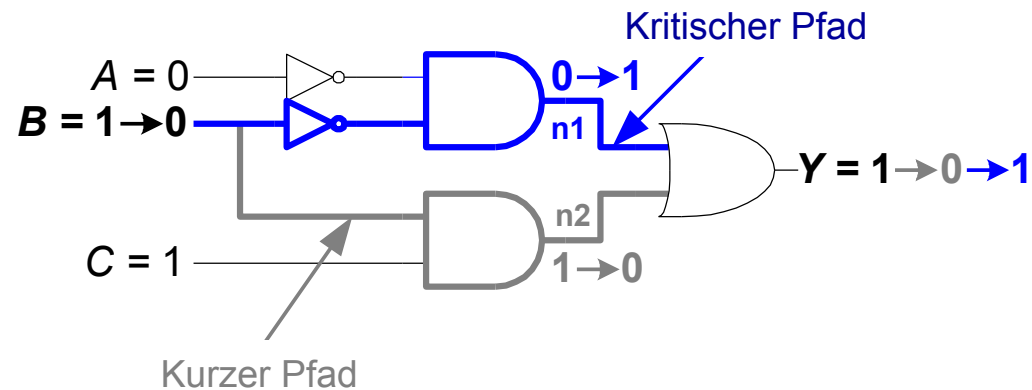
- Was passiert, wenn $A = 0$, $C = 1$, und B fällt von $1 \rightarrow 0$?



		AB			
		00	01	11	10
C	0	1	0	0	0
	1	1	1	1	0

$$Y = \bar{A}\bar{B} + BC$$

Beispiel für Störimpulse (Fortsetzung)



Störimpuls beseitigen

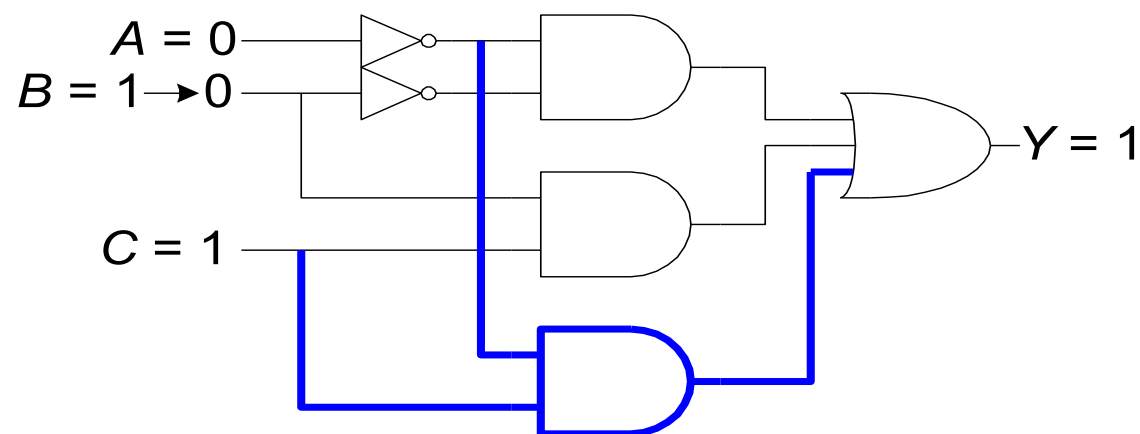


TECHNISCHE
UNIVERSITÄT
DARMSTADT

Y C	AB			
	00	01	11	10
0	1	0	0	0
1	1	1	1	0

$\bar{A}C$ (pointing to the cell where A=0, C=1)

$Y = \bar{A}\bar{B} + BC + \bar{A}C$



Warum Störimpulse beachten?

- Störimpulse verursachen keine Probleme bei **synchronem** Entwurf
 - In der Regel, auch da **Fehlerquellen**
 - → Kapitel 3
- Sollten aber **erkannt** werden
 - Beim Debugging einer Schaltung im Simulator oder mit dem Oszilloskop
- **Nicht** alle Störimpulse können beseitigt werden
 - Z.b. bei **gleichzeitigem** Schalten mehrerer Eingänge